This Page Is Inserted by IFW Operations and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

As rescanning documents will not correct images, please do not report the images to the Image Problem Mailbox.



Ministero delle Attività Produttive

Direzione Generale per lo Sviluppo Produttivo e la Competitività Ufficio Italiano Brevetti e Marchi Ufficio G2

Autenticazione di copia di documenti relativi alla domanda di brevetto per: Invenzione Industriale

MI2002 A 001867



Si dichiara che l'unita copia è conforme ai documenti originali depositati con la domanda di brevetto sopraspecificata, i cui dati risultano dall'accluso processo verbale di deposito.

& IL DIRIGENTE

Dr.ssa Paola Gimiano

AL MINISTERO DELLE ATTIVITÀ PRODUTTIVE UFFICIO ITALIANO BREVETTI E MARCHI - ROMA DOMANDA DI BREVETTO PER INVENZIONE INDUSTRIALE, DEPOSITO RISERVE, ANTICIPATA ACCESSIBILITÀ AL PUBBLICO A. RICHIEDENTE (I) 1) Denominazione Residenza Agrate Brianza (Milano) 2) Denominazione Residenza B. RAPPRESENTANTE DEL RICHIEDENTE PRESSOL'UJ.B.M. BOTTI Mario e altri cognome nome Botti & Ferrari S.r.l. denominazione studio di appartenenza via Locatelli C. DOMICILIO ELETTIVO destinatario via Classe proposta (sez/cl/sci) Amplificatore di transconduttanza per carichi induttivi e metodo pilotaggio di carichi induttivi.	7750968
RICHIEDENTE (I) 1) Denominazione STMicroelectronics S.r.l. Residenza Agrate Brianza (Milano) codice QOSTA 2) Denominazione Residenza codice QOSTA RAPPRESENTANTE DEL RICHIEDENTE PRESSO L'U.I.B.M. Cognome nome BOTTI Mario e altri cod. fiscale denominazione studio di appartenenza via Locatelli n. Scittà Milano cap 2012 via DOMICILIO ELETTIVO destinatario casse proposta (sez/cl/scl) gruppo/sottogruppo TITOLO classe proposta (sez/cl/scl) gruppo/sottogruppo Amplificatore di transconduttanza per carichi induttivi e metodo	968
STMicroelectronics S.r.l. Residenza Agrate Brianza (Milano) codice	0968
Residenza Agrate Brianza (Milano) codice	
Residenza RAPPRESENTANTE DEL RICHIEDENTE PRESSO L'U.I.B.M. COGNOME nome BOTTI Mario e altri Cognome nome Botti & Ferrari S.r.l. Botti & Ferrari S.r.l. DOMNICILIO ELETTIVO destinatario Via Classe proposta (sez/cl/scl) Classe proposta (sez/cl/scl) Amplificatore di transconduttanza per carichi induttivi e metodo	
RAPPRESENTANTE DEL RICHIEDENTE PRESSO L'U.I.B.M. cognome nome BOTTI Mario e altri denominazione studio di appartenenza via Locatelli n	
RAPPRESENTANTE DEL RICHIEDENTE PRESSO L'U.I.B.M. COGNOME NOME BOTTI Mario e altri Botti & Ferrari S.r.l. Cod. fiscale Co	
BOTTI Mario e altri cognome nome Botti & Ferrari S.r.l. denominazione studio di appartenenza via Locatelli DOMICILIO ELETTIVO destinatario via classe proposta (sez/cl/sci) gruppo/sottogruppo/	
denominazione studio di appartenenza via Locatelli DOMICILIO ELETTIVO destinatario via classe proposta (sez/cl/sci) Amplificatore di transconduttanza per carichi induttivi e metodo	
Locatelli n	1
DOMICILIO ELETTIVO destinatario via	24 MI
ria n città cap cap riffolo classe proposta (sez/cl/scl) gruppo/sottogruppo/ cap cap	
ritolo classe proposta (sez/cl/scl) LLLL gruppo/sottógruppo LLL/LLLL mplificatore di transconduttanza per carichi induttivi e metodo	LJ (prov)
amplificatore di transconduttanza per carichi induttivi e metodo	
ilotaggio di carichi induttivi.	di
ICIPATA ACCESSIBILITÀ AL PUBBLICO: SI 🗌 NO 👺 SE ISTANZA: DATA 📖 / 📖 N° PROTOCOLLO	
INVENTORI DESIGNATI COGNOME NOME COGNOME NOME COGNOME NOME	
GALBIATI EZIO	
2) 4) SCIOGLIMENTO R	RISERVE
allegato Data	N° Protocollo
1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1	
	i
	MATROAT
CENTRO ABILITATO DI RACCOLTA COLTURE DI MICRORGANISMI, denominazione	
ANNOTAZIONI SPECIALI	S P S S S S S S S S S S S S S S S S S S
	3 5
	2: 1
UMENTAZIONE ALLEGATA SCIOGLIMENTO 8	
N. es. 1) LZ PROV n. pag. 1.3 riassunto con disegno principale, descrizione e rivendicazioni (obbligatorio 1 esemplare) LL/LL/LL/LL	M Dotogollo
1) LS [100] II. pag. Lt. 101 III. pag. Lt. 101 I	7 01
VYYYXYYYXXXXXXX	
4) Lo ussignazione invende	
5) LO RIS documenti di priorità con traduzione in italiano	
6) LO RIS autorizzazione o atto di cessione	
nominativo completo del richiedente EURO duecentonovantuno/80=	//
ttestati di versamento, totale Euro	-obbligatorio
APILATO IL LYM LYM LYM LYM LYM LYM LYM LYM LYM LY	
PRESENTE ATTO SI RICHIERE CODIA AUTENTICA SI/NO SI SI I	
PRESENTE ATTO SI RICHIEDE COPIA AUTENTICA SI/NO	
MERA DI COMMERCIO IND. ART. E AGR. DI LAID MILANO MILANO	codice 1155
RBALE DI DEPOSITO NUMERO DI DOMANDA MIZOOZA OO1867 Reg. A.	AGOSTO ,
DUEMILADUE TRENTA del mese di	
richiedente(i) sopraindicato(i) ha(hanno) presentato a me sottoscritto la presente domanno, corredata di n.) soprariportato.
ANNOTAZIONI VARIE DELL'UFFICIALE ROGANTE	1
ANNOTAZIONI VARIE DELL'UFFICIALE ROGANTE	
ANNOTAZIONI VARIE DELL'UFFICIALE ROGANTE	

RIASSUNTO INVENZIONE CON DISEGNO PRINCIPALE, DESCRIZIONE E RIVENDICAZIONE

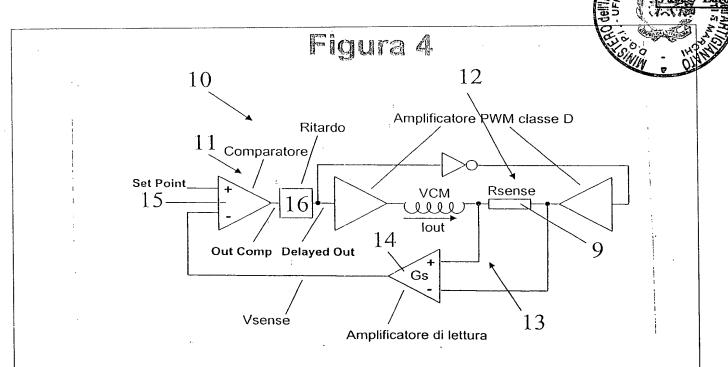
NUMERO DOMANDA	MI2002A	001867	□ REG. A	DATA DI DEPOSITO	301/081/2002L
NUMERO BREVETTO	<u> </u>			DATA DI RILASCIO	11/11/1111
		di transcondut		cichi indu	ttivi e metodo di

L. RIASSUNTO

L'invenzione riguarda un amplificatore di transconduttanza per carichi induttivi ed un relativo metodo di pilotaggio di carichi induttivi.

del tipo comprendente: L'amplificatore (10)è d'ingresso (11), ricevente un segnale di pilotaggio (set-point), (12) connesso a valle dello stadio di potenza d'ingresso e collegato al carico (VCM) ed uno stadio di uscita (13) retroazionato sullo stadio d'ingresso (11) per trasferire un segnale (Vsense) associato al carico. Vantaggiosamente, lo stadio d'ingresso (11) comprende almeno un comparatore (15) ricevente su un ingresso il segnale di pilotaggio e su un altro ingresso l'uscita dello stadio d'uscita (13). E' previsto inoltre un blocco di ritardo (16) tra l'uscita del comparatore (15) e lo (12) per ritardare la commutazione stadio di potenza ottenuto anche impiegando comparatore. Ciò essere può comparatore con isteresi (8).

M. DISEGNO



Domanda di brevetto per invenzione industriale dal titolo:

"Amplificatore di transconduttanza per carichi induttivi e metodo di pilotaggio di carichi induttivi"

a nome di:

STMicroelectronics S.r.l.

MI 2002 A 0 0 1 8 6 7

5

10

15

20

con sede in: Agrate Brianza (Milano)

30 AGO, 2002 MILANO

DESCRIZIONE

Campo di applicazione

La presente invenzione fa riferimento ad un sistema di pilotaggio in corrente per un carico elettromagnetico quale un Voice Coil Motor (VCM) utilizzato in applicazioni per dischi rigidi HDD dei computer, motori stepper, ecc.

Più in particolare, ma non esclusivamente, l'invenzione riguarda un amplificatore del tipo suddetto e comprendente: uno stadio d'ingresso, ricevente un segnale di pilotaggio, uno stadio di potenza connesso a valle dello stadio d'ingresso e collegato al carico ed uno stadio di uscita retroazionato sullo stadio d'ingresso per trasferire un segnale associato al carico.

L'invenzione riguarda anche un metodo per il pilotaggio di carichi induttivi, in particolare di tipo VCM, in cui ad un capo del carico induttivo è applicato un segnale in corrente prodotto dall'uscita di uno stadio di potenza.

Arte nota

Com'è ben noto in questo specifico settore tecnico, e com'è mostrato in figura 1, un amplificatore 1 di transconduttanza (I/V) 25

10

15

20

25

comprende tipicamente tre componenti o blocchi principali: un amplificatore d'errore o Error Amplifier 2, uno stadio di potenza 3 (Power stage) e un amplificatore di lettura 4 (Sense amplifier) collegati tra loro in cascata.

Il blocco amplificatore d'errore 2 è normalmente formato da un amplificatore operazionale retroazionato, in modo da ottenere una funzione di trasferimento tale da garantire una determinata banda passante del sistema.

In applicazioni in cui il carico elettromagnetico da pilotare è rappresentato da un induttore di tipo VCM (Voice Coil Motor), la banda passante richiesta dal sistema si aggira attorno ai 20-30 KHz in modo da garantire ritardi di fase (phase-lag) molto contenuti per frequenze di qualche KHz.

Lo stadio di potenza 3 può essere di tipo lineare (in classe AB) o di tipo PWM (in classe D).

L'amplificatore di lettura 4 è a sua volta un amplificatore operazionale ma ad alto CMRR (soprattutto per pilotaggio con segnali PWM) e capace di fornire in uscita un segnale proporzionale alla corrente circolante nel carico.

Per minimizzare il ritardo di fase attorno alle frequenze di maggior interesse sono state sviluppate anche soluzioni digitali nelle quali l'amplificatore d'errore 2 analogico è stato sostituito da un filtro digitale 6 (normalmente un filtro IIR) mentre il segnale di feedback è stato digitalizzato utilizzando un convertitore analogico-digitale 5 (ADC) a valle dell'amplificatore di lettura.

15

20

25

Nelle figure 1, 2 e 3 sono state rappresentate rispettivamente:

- una soluzione nota di tipo analogico con uno stadio di potenza lineare;
- una la soluzione analogica con uno stadio di potenza 5 PWM; e
 - una soluzione digitale con uno stadio di potenza PWM.

La soluzione digitale, rappresentata in figura 3, permette di ottimizzare la funzione di trasferimento del filtro e consente di evitare l'utilizzo di componenti esterni (resistenze e/o capacità) che si rendono necessari qualora l'amplificatore d'errore 2 sia un amplificatore operazionale. Pur vantaggiosa, questa soluzione necessita però l'uso di un convertitore analogico-digitale il cui costo non è trascurabile.

Il problema tecnico che sta alla base della presente invenzione è quello di escogitare una struttura di amplificatore di transconduttanza (I/V) analogico, in particolare per il pilotaggio di carichi capacitivi, la quale abbia caratteristiche strutturali e funzionali di particolare semplicità ed economia e tali da consentire un'elevata banda passante ma essendo priva di componenti esterni per la compensazione del loop.

Sommario dell'invenzione

L'idea di soluzione che è alla base di questa invenzione è quella utilizzare un semplice comparatore in sostituzione al blocco d'amplificatore d'errore.

Dal punto di vista del costo questa soluzione permette di evitare l'uso della rete di compensazione necessaria nel caso di soluzioni tradizionali analogiche, mentre evita l'utilizzo di un convertitore ADC nel

10

15

20

caso di soluzione digitale.

Dal punto di vista prestazionale questa soluzione permette di avere una banda passante superiore a quella ottenibile dai sistemi tradizionali a parità di carico e a parità di stadio di potenza.

Sulla base di questa idea di soluzione il problema tecnico è risolto da un amplificatore di transconduttanza del tipo precedentemente indicato e caratterizzato dal fatto che detto stadio d'ingresso comprende almeno un comparatore ricevente su un ingresso detto segnale di pilotaggio e su un altro ingresso l'uscita di detto stadio d'uscita.

L'invenzione riguarda anche un metodo per pilotare carichi induttivi in cui la fase di pilotaggio avviene attraverso un amplificatore di transconduttanza e mediante il controllo di una corrente di carico uscente da uno stadio di potenza, caratterizzato dal fatto che il comando dello stadio di potenza è l'uscita di un comparatore pilotaggio di carichi induttivi

Le caratteristiche ed i vantaggi dell'amplificatore e del metodo di pilotaggio di carichi induttivi secondo l'invenzione risulteranno de descrizione, fatta qui di seguito, di un esempio di attuazione dato a titolo indicativo e non limitativo con riferimento ai disegni allegati.

In tali disegni

- la figura 1 mostra una vista schematica di un amplificatore di transconduttanza (I/V) analogico con stadio di potenza lineare realizzato secondo arte nota;
- 25 la figura 2 mostra una vista schematica di un

15

amplificatore di transconduttanza (I/V) analogico con stadio di potenza PWM realizzato secondo arte nota;

- la figura 3 mostra una vista schematica di un amplificatore di transconduttanza (I/V) digitale con stadio di potenza PWM realizzato secondo arte nota:
- la figura 4 mostra una vista schematica di un amplificatore di transconduttanza (I/V) con stadio di potenza PWM secondo una prima forma di realizzazione della presente invenzione;
- la figura 5 mostra su un diagramma a medesima base 10 temporale una serie di segnali presenti nell'amplificatore secondo la presente invenzione;
 - la figura 6 mostra una vista schematica di un secondo esempio di realizzazione dell'amplificatore della presente invenzione;
 - la figura 7 mostra su un diagramma a medesima base temporale una serie di segnali presenti nell'amplificatore di figura 6;
 - la figura 8 mostra una vista schematica di un amplificatore di transconduttanza secondo la prima forma di realizzazione della presente invenzione applicata ad uno stadio di potenza misto lineare-PWM;
- 20 la figura 9 mostra una vista schematica di un amplificatore di transconduttanza secondo della seconda forma di realizzazione della presente invenzione applicata ad uno stadio di potenza misto lineare-PWM;
- la figura 10 mostra una vista schematica del risultato di 25 un simulazione dell'amplificatore nella configurazione di figura 4.

Descrizione dettagliata

5

10

15

20

Con riferimento a tali figure, ed in particolare agli esempi delle figure 4 e seguenti, con 10 è globalmente e schematicamente illustrato un amplificatore di transconduttanza (I/V) realizzato in accordo con la presente invenzione per il pilotaggio di carichi induttivi, indicati con la sigla VCM.

L'amplificatore 10 comprende uno stadio d'ingresso 11 ricevente un segnale d'ingresso "set point", uno stadio di potenza 12 connesso a valle dello stadio d'ingresso 11 e collegato al carico ed uno stadio di uscita 13 comprendente un amplificatore di lettura 14 o sense amplifier.

Lo stadio d'uscita 13 è destinato a rilevare un segnale associato al carico, ad esempio una corrente Iout che scorre attraverso il carico induttivo VCM.

Vantaggiosamente, secondo l'invenzione, lo stadio d'ingresso 11 comprende un comparatore 15 ricevente direttamente il segnale d'ingresso su uno dei propri ingressi.

Il comparatore 15 riceve su un altro ingresso un segnale Vsense proveniente dall'uscita dell'amplificatore di lettura 14 dello stadio d'uscita 13.

In cascata al comparatore 15 è previsto un blocco 16 di ritardo (delay).

Il tempo "d" di ritardo è regolabile e programmabile.

Tra l'uscita del blocco 16 di ritardo e l'amplificatore di lettura 25 14 è inserito sia lo stadio di potenza 12, che comprende una coppia di

10

15

20

25

amplificatori 17, 18 di segnale PWM, sia il carico VCM. Preferibilmente, ma non necessariamente, tali amplificatori 17, 18 sono di classe D.

Un ingresso dell'amplificatore 17 è direttamente collegato all'uscita del blocco 16 di ritardo, mentre un ingresso dell'amplificatore 18 è collegato alla medesima uscita del blocco 16 di ritardo mediante un invertitore 20.

Le rispettive uscite degli amplificatori 17, 18 sono collegate al carico induttivo VCM. Tra l'uscita dell'amplificatore 18 ed il carico è inserito un sensore 9 ai capi del quale sono prelevati rispettivi segnali per gli ingressi dell'amplificatore di lettura 14.

Nella figura 6 è illustrata una struttura di amplificatore 7 molto simile a quella della figura 4 ma con la differenza che il comparatore 15 ed il blocco di ritardo 16 sono stati sostituiti da un comparatore 8 con isteresi.

In sostanza, l'amplificatore di transconduttanza secondo la presente invenzione è realizzabile in due differenti modi:

- 1) realizzando il blocco d'amplificatore d'errore utilizzato nella tecnica nota con un comparatore 15 ed un blocco di ritardo 16;
- 2) realizzando il blocco d'amplificatore d'errore utilizzato nella tecnica nota con un comparatore 8 con isteresi.

Lo schema della prima soluzione, quello di figura 4, sfrutta il ritardo di tempo "d" del blocco 16, all'uscita del comparatore, al fine di ridurre la frequenza di commutazione dell'uscita dello stadio di potenza 12. Infatti, nel caso di uno stadio di potenza ideale, vale a dire a banda infinita, e di un comparatore ideale, a sua volta a banda e sensibilità

10

15

25

infinita, la frequenza di commutazione dell'uscita tenderebbe all'infinito.

Nella figura 5 sono stati rappresentati i principali segnali di interesse presenti nell'amplificatore 10. Dal diagramma di figura 5 si evince che

Il segnale Vsense, che rappresenta la corrente nel VCM, ha valore medio uguale a quello del segnale "set point" come desiderato.

Lo schema della seconda soluzione proposta, quello di figura 6, sfrutta invece l'isteresi del comparatore 8 per limitare la frequenza di commutazione delle uscite dello stadio di potenza 12.

L'uscita del comparatore 8 non subisce commutazioni fino a quando i segnali al suo ingresso non assumono un valore differenziale di segno opportuno, di modulo pari a Vhys.

Nella figura 7 sono stati rappresentati i principali segnali di interesse presenti nell'amplificatore 7 illustrato in figura 6.

In entrambe le soluzioni delle figure 4 e 6 il guadagno DC dell'amplificatore di transconduttanza è determinato dal guadagno (Gs) dell'amplificatore di lettura 14 e dal valore della resistenza Rs del sensore 9.

In formula:

20 Iout = SetPoint/(Rsense*Gs)

Pertanto, entrambe le soluzioni proposte sono applicabili ad uno stadio di potenza 100% PWM oppure misto lineare-PWM.

A questo proposito, le figure 8 e 9 illustrano schematicamente l'applicazione dei principi delle presente invenzione ad uno stadio di potenza 100% PWM e ad uno stadio di potenza misto lineare-PWM

10

15

20

25

rispettivamente, come descritto nella domanda di brevetto italiano/europeo n° della stessa richiedente [01-AG-280].

La soluzione proposta dalla presente invenzione applicata ad un amplificatore di transconduttanza con stadio di uscita misto lineare-PWM è particolarmente indicata qualora sia necessario avere un controllo molto preciso della corrente nel carico.

Infatti le commutazioni ad alta frequenza dello stadio di uscita, che avvengono con frequenze di centinaia di KHz, in una soluzione 100% PWM limitano il CMRR dell'amplificatore di lettura e degradano le prestazioni dello stesso amplificatore di transconduttanza.

Le soluzioni illustrate rispettivamente nelle figure 8 e 9 permettono di avere un segnale differenziale ai capi dell'amplificatore di lettura isolato dal rumore di commutazione e quindi di avere una tensione Vsense molto precisa come richiesto in molte applicazioni.

Ad esempio, nella figura 8 l'amplificatore 18 dello stadio di potenza 12 è di tipo lineare in classe AB e presenta un guadagno di -K. Questo stadio di potenza è abbinato in figura 8 con il comparatore 15 ed il blocco di ritardo 16, mentre in figura 9 viene presentata la soluzione di abbinamento con il comparatore con isteresi 8.

In figura 10 è riportato il risultato di una simulazione a cui è stato sottoposto presso la richiedente l'amplificatore secondo l'invenzione, in particolare nella configurazione di figura 4. Si è utilizzato un carico ohmico-induttivo (RL) con costante di tempo L/R pari a 100us (ordine di grandezza di un VCM per HDD) ed il ritardo "d" è stato scelto pari a 500ns.

La frequenza di commutazione dello stadio di uscita risulta pari a 500KHz.

Da quanto sopra deriva in modo evidente che la soluzione proposta dall'invenzione non richiede alcuna rete di compensazione ed evita dunque l'impiego di componenti esterni. Si ottiene così una sensibile riduzione di costo dell'amplificatore nel suo complesso.

Altri vantaggi sono dati dal fatto che non è necessario utilizzare un convertitore analogico/digitale.

Inoltre, la banda passante risulta migliore rispetto alle 10 realizzazioni secondo la tecnica nota.

10

RIVENDICAZIONI

- 1. Amplificatore (10) di transconduttanza per carichi induttivi, del tipo comprendente uno stadio d'ingresso (11), ricevente un segnale di pilotaggio (set-point), uno stadio di potenza (12) connesso a valle dello stadio d'ingresso e collegato al carico (VCM) ed uno stadio di uscita (13) retroazionato sullo stadio d'ingresso (11) per trasferire un segnale (Vsense) associato al carico, caratterizzato dal fatto che detto stadio d'ingresso (11) comprende almeno un comparatore (15) ricevente su un ingresso detto segnale di pilotaggio e su un altro ingresso l'uscita di detto stadio d'uscita (13).
- 2. Amplificatore secondo la rivendicazione 1, caratterizzato dal fatto di comprendere inoltre un blocco di ritardo (16) tra l'uscita di detto comparatore (15) e lo stadio di potenza (12)
- 3. Amplificatore secondo la rivendicazione 2, caratterizzato dal fatto 15 che il tempo "d" di detto blocco di ritardo (16) è regolabile e programmabile.
 - 4. Amplificatore secondo la rivendicazione 1, caratterizzato dal fatto che detto comparatore è un comparatore con isteresi (8).
- 5. Amplificatore secondo la rivendicazione 2, in cui lo stadio di 20 potenza (12) comprende una coppia di amplificatori (17, 18) collegati al carico, entrambi di classe D.
 - 6. Amplificatore secondo la rivendicazione 2, in cui lo stadio di potenza (12) comprende una coppia di amplificatori (17, 18) collegati al carico, uno di classe D e l'altro (18) di classe AB.
- 25 7. Amplificatore secondo la rivendicazione 6, caratterizzato dal fatto

detto amplificatore (18) di classe AB ha guadagno -K.

- 8. Amplificatore secondo la rivendicazione 3, caratterizzato dal fatto che il tempo "d" regolabile di detto blocco di ritardo (16) è di almeno 500ns.
- 5 9. Metodo per pilotare carichi induttivi in cui la fase di pilotaggio avviene attraverso un amplificatore (10) di transconduttanza e mediante il controllo di una corrente di carico uscente da uno stadio di potenza, caratterizzato dal fatto che il comando dello stadio di potenza (12) è l'uscita di un comparatore (15).

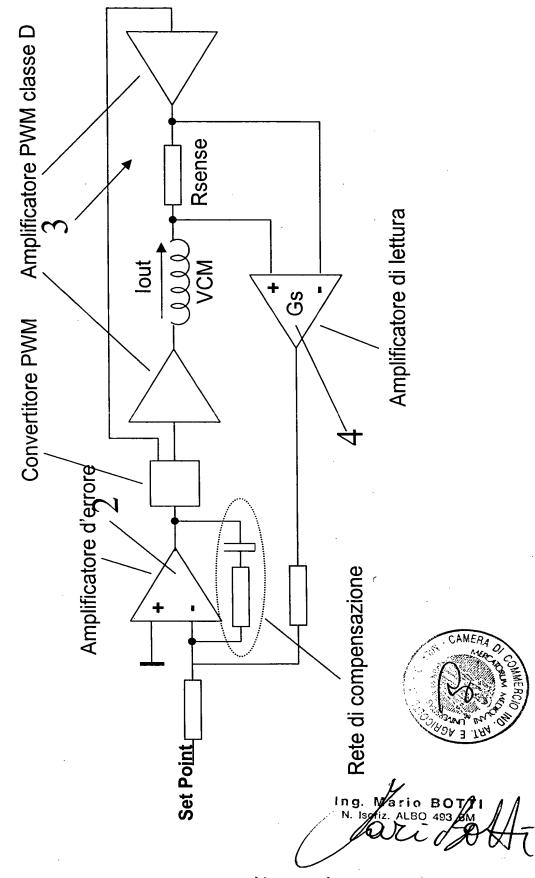
10 10. Metodo secondo la rivendicazione 9, in cui detto comparatore (15) è un comparatore con isteresi (8).

11. Metodo secondo la rivendicazione 9, in cui il comparatore (15 ritardato nella commutazione da un ritardo programmabile.



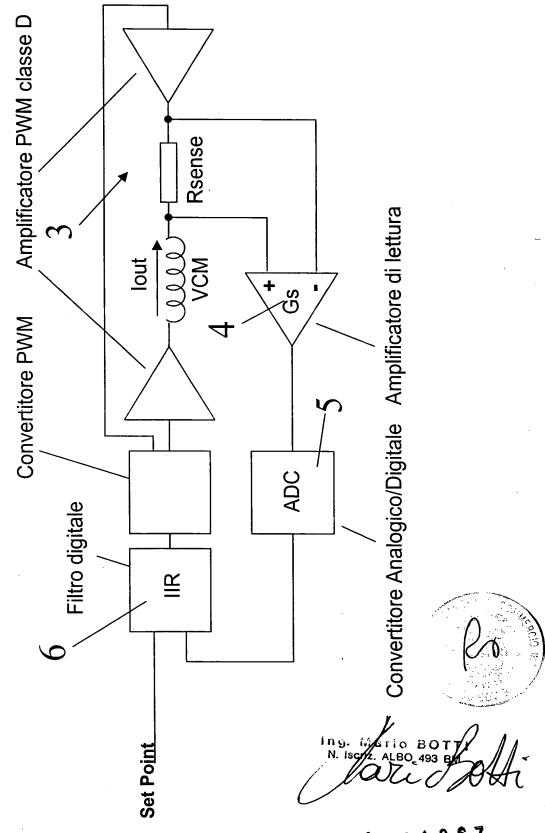
Amplificatore lineare classe AB Rsense Amplificatore di lettura VCM lout Tage rota Gs Amplificatore d'errore Rete di compensazione
N. Isanz. Alla Compensa Set Point MT 2002 A 0 0 1 8 6 7

Figure 2

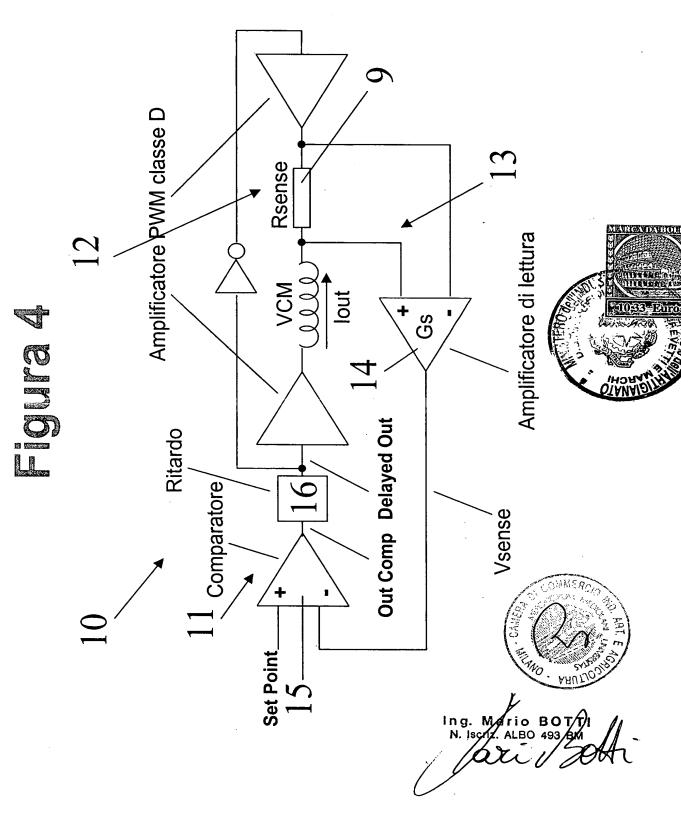


MI 2002 A 0 0 1 8 6 7

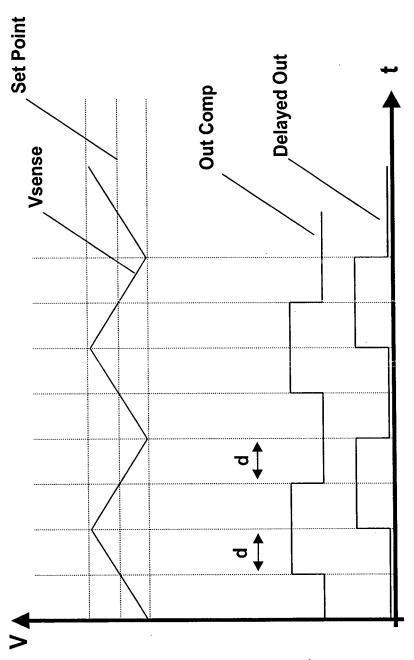
Figura 3



MI 2002 A 0 0 1 8 6 7



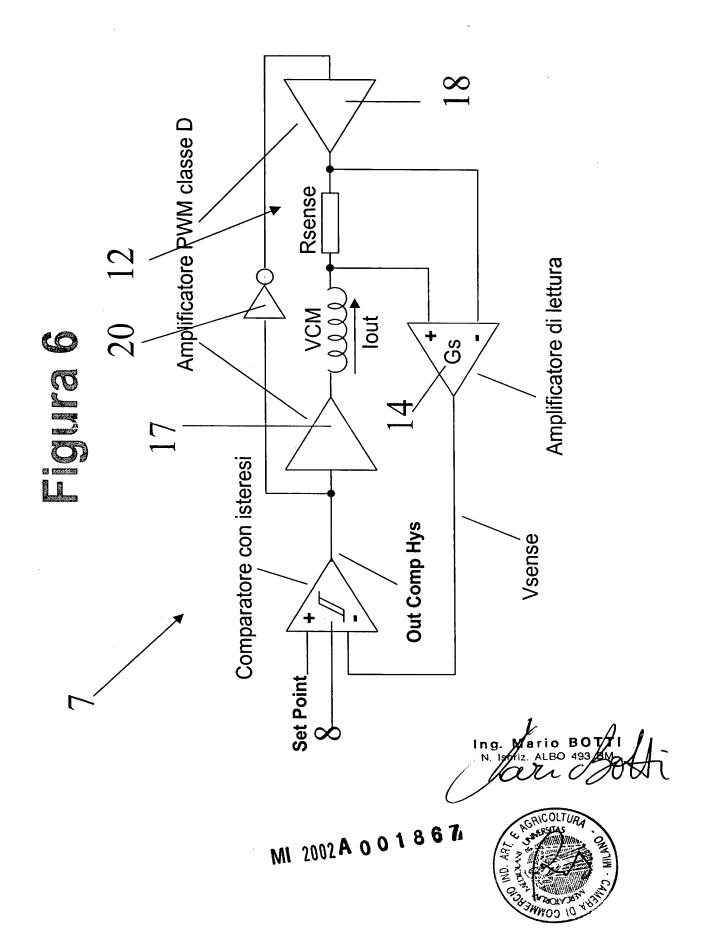
MI 2002 A 0 0 1 8 6 7.

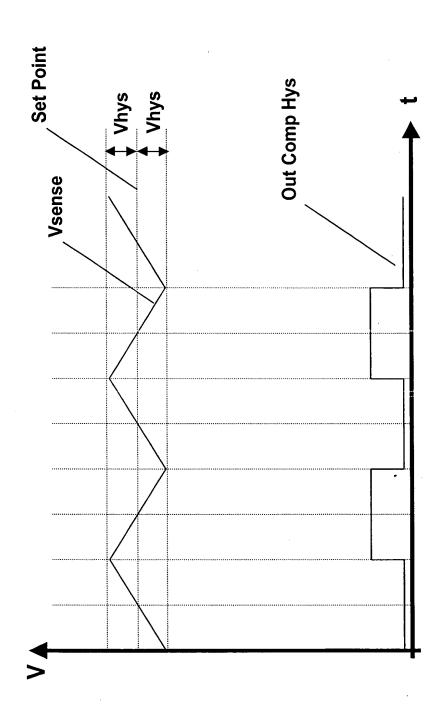


ST. E. AGRICOLUMANO MANAGERIA CONTRACTOR CON

Ing. Mario BOTTI N. Iscid. ALBO 493 BM

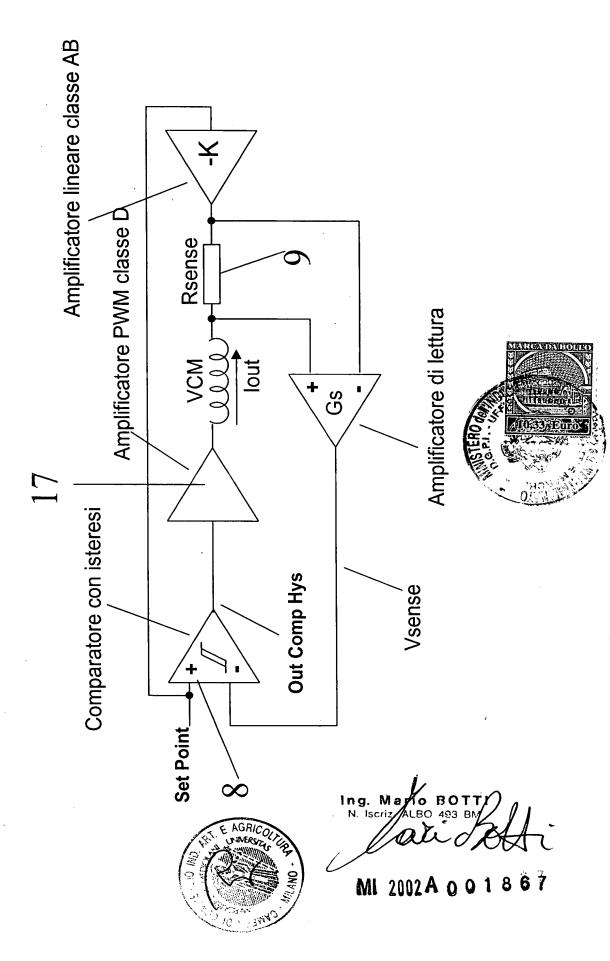
MI 2002 A 0 0 1 8 6 7.

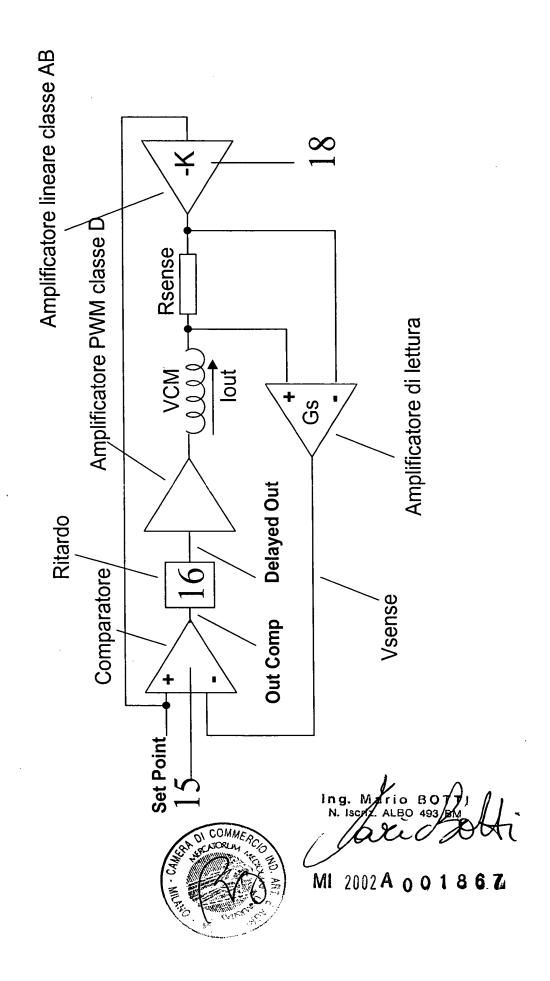


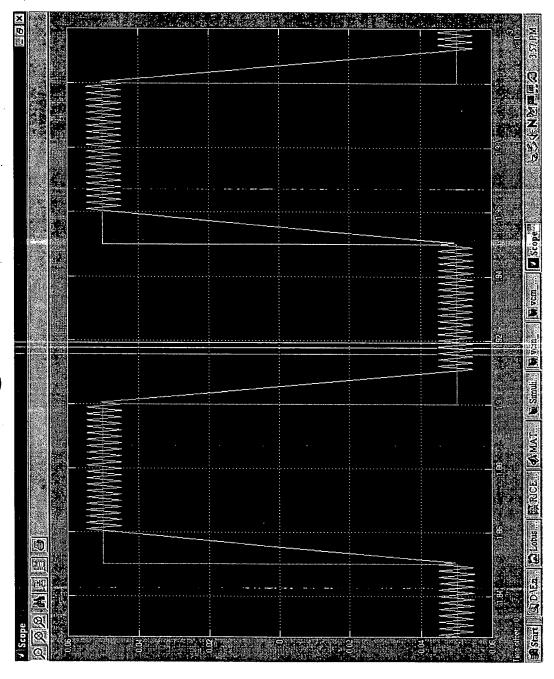


Ing. Wrio BOTTI N. Iscriz. ALBO 493 BW

MI 2002 A 0 0 1 8 6 7







BEST AVAILABLE COPY



Ing. Mario BOTAL
N. Iscrid. ALBQ 493 BM

MI 2002A 0 0 1 8 6 7.